

**↳ Tour de contrôle des U.E**  
*(Une fiche par semestre et par UE)*

## Licence Sciences et Technologies

Libellé long: Langage d'assemblage et jeux d'instructions

Libellé court: Assembleur

Composante: U.F.R. Sciences

Période: Enseignement premier semestre

Nature: Unité d'enseignement

Crédit ECTS: 4

Volume: 36 HE

### Objectifs

- Présenter un historique de l'évolution technologique et architecturale des processeurs.
- Présenter les grandes familles de jeux d'instructions.
- Sensibiliser le programmeur à l'influence du jeu d'instructions sur les performances d'une application.

### Programme contenu

- Rappels sur le codage (binaire naturel, complément à 2, IEEE 754).
- Fonctions logiques et éléments mémoires.
- Modèle de Von Neumann et Harvard.
- Jeux d'instructions (RISC, CISC, DSP).
- Familles d'architectures (pile, accumulateur, banc de registres).
- La famille Intel x86, la famille PowerPC.
- Hiérarchie mémoire: mémoire cache, mémoire virtuelle.
- Parallélisme: pipeline, superscalaire, VLIW, classes de Flynn.

## Charges

C.N.U: Informatique

Cours magistraux: 18 heures

Travaux dirigés: 0 heures

Travaux pratiques: 18 heures

## Responsables

- MALLET Frederic

## Ressources BU ou ouvrages conseillées

Architecture de l'ordinateur

N.P. Carter. EdiScience, 2002

ISBN-10: 2100068253. ISBN-13: 978-2100068258EdiScience, 2002

Architecture des ordinateurs: une approche quantitative

J.L. Hennessy, D.A. Patterson. International Thomson Publishing, 1996

ISBN-10: 2841800229. ISBN-13: 978-2841800223

Architecture de l'ordinateur (cours et exercices)

A. Tanenbaum. Dunod 2001

ISBN-10: 210005158X. ISBN-13: 978-2100051588

## Ressources numériques

<http://deptinfo.unice.fr/LST-I/DescriptifUE/Assembleur>