

**« Langage Assemblage et Jeu d'Instructions »
L3 – UEO – Semestre 5 ou 6**

ECTS : 4

Nombre d'Heures : CM/TD/TP : 20 h / 0 h / 20 h

Equipe pédagogique :
Frédéric Mallet

Objectif :

Il s'agit d'étudier les systèmes à microprocesseur du point de vue de l'informaticien en insistant sur l'idée que l'informatique c'est aussi du silicium. Ce cours présente de façon approfondie les différentes composantes des architectures d'ordinateurs modernes, depuis le transistor jusqu'au niveau RTL/TLM. Les grandes familles d'architectures (RISC, CISC, DSP) sont introduites sous l'aspect du concepteur d'architecture et sous l'aspect du programmeur (jeu d'instructions) pour montrer l'influence des décisions architecturales sur les performances.

Prérequis : Aucun

Programme :

- Codage, portes et fonctions logiques
- Performances, codage et fonctions combinatoires élémentaires
- Fonctions combinatoires et fonctions séquentielles
- Structure d'un ordinateur
- Architecture VON NEUMANN et HARVARD
- Architecture à banc de registres
- La famille x86-32 et x86-64
- Conception d'architectures en VHDL
- Parallélisme d'instructions et pipeline
- Périphériques et bus système
- Hiérarchie mémoire et cache

Supports TICE/ENT : *Site web et J@lon*

Compétences : (I = initiation, U = utilisation, M = maîtrise)

- scientifiques

- Comprendre le fonctionnement d'un micro-ordinateur (U)
- Se familiariser avec les langages d'assemblage (U)
- Se familiariser avec un langage concurrent - VHDL (U)
- Démystifier le fonctionnement des pointeurs, pile, tas (U)

-transversales

- Comprendre le jargon technique auquel tout le monde est confronté face à un ordinateur (U)

Modalités de contrôle des connaissances :

- Contrôle continu (1 mini-projet)
- Contrôle terminal (1*1h30)